

F-008

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-53048

(43) 公開日 平成6年(1994)2月25日

(51) Int. Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 F 17/00		D 7129-5E		
15/00		D 7129-5E		
H 0 1 G 4/12	3 4 6			
4/40	3 2 1	9174-5E		

審査請求 未請求 請求項の数2(全5頁)

(21) 出願番号 特願平4-219724

(22) 出願日 平成4年(1992)7月27日

(71) 出願人 000006264

三菱マテリアル株式会社

東京都千代田区大手町1丁目5番1号

(72) 発明者 内田 彰

新潟県南魚沼郡大和町清佐972番地 三菱

マテリアル株式会社セラミックス研究所清

佐分室内

(72) 発明者 小島 靖

新潟県南魚沼郡大和町清佐972番地 三菱

マテリアル株式会社セラミックス研究所清

佐分室内

(74) 代理人 弁理士 須田 正義

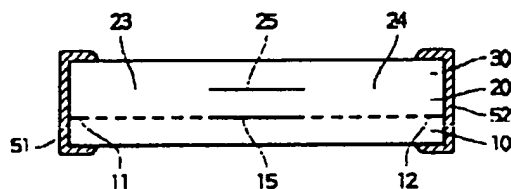
最終頁に続く

(54) 【発明の名称】 チップ型LCフィルタ

(57) 【要約】

【目的】 高周波ノイズを吸収しT型のLC機能を発揮することができ、小型で一体化して高密度の表面実装を可能にする。

【構成】 方形の誘電体シート10と20との積層体40であって、シート10は1対の辺に接続され別の1対の辺とは絶縁される蛇行導体11、12とこれらの蛇行導体間に配置され両導体と電気的に接続され同様に絶縁される内部導体15を備える。シート20は蛇行導体が接続される1対の辺に対応する辺とは絶縁され別の1対の辺に接続される接地導体25を備える。蛇行導体は高周波ノイズに対しインダクタンス成分となるように構成され、シート20を介して内部導体と接地導体との間でそれぞれキャパシタンスを形成する。蛇行導体に接続する1対の信号用電極51、52及び接地導体に接続する接地用電極53、54を積層体の側面に形成する。



- 10 第1誘電体シート(第1セラミックグリーンシート)
- 11 第1蛇行導体
- 12 第2蛇行導体
- 15 内部導体
- 20 第2誘電体シート(第2セラミックグリーンシート)
- 23, 24 電気的に絶縁される間隔
- 25 接地導体
- 30 第3誘電体シート(第3セラミックグリーンシート)
- 51 第1信号用電極
- 52 第2信号用電極

1

## 【特許請求の範囲】

【請求項1】 方形状の第1誘電体シート(10)と前記シート(10)と同形同大の第2誘電体シート(20)とを積層して一体化された積層体(40)を含み、

前記第1誘電体シート(10)は、一対の辺に電氣的にそれぞれ接続され前記一対の辺とは別の一対の辺に電氣的にそれぞれ絶縁される間隔(13, 14)を有する蛇行状に形成された第1及び第2蛇行導体(11, 12)と、前記第1及び第2蛇行導体(11, 12)の間に配置され前記第1及び第2蛇行導体(11, 12)に電氣的にそれぞれ接続されかつ前記別の一対の辺とは電氣的にそれぞれ絶縁される間隔(13, 14)を有する内部導体(15)とをシート表面にそれぞれ備え、

前記第2誘電体シート(20)は、前記第1誘電体シート(10)の第1及び第2蛇行導体(11, 12)が電氣的に接続される一対の辺に対応する一対の辺に電氣的にそれぞれ絶縁される間隔(23, 24)を有しかつ別の一対の辺とは電氣的にそれぞれ接続される接地導体(25)をシート表面に備え、

前記第1誘電体シート(10)の第1及び第2蛇行導体(11, 12)は、高周波ノイズに対しインダクタンス成分となるように構成され、

前記第2誘電体シート(20)を介して前記内部導体(15)と前記接地導体(25)との間でキャパシタンスを形成するように構成され、

前記積層体(40)の側面に露出した前記第1及び第2蛇行導体(11, 12)にそれぞれ接続する第1及び第2信号用電極(51, 52)がこの側面に形成され、

前記積層体(40)の別の側面に露出した前記接地導体(25)にそれぞれ接続する接地用電極(53, 54)がこの側面に形成されたことを特徴とするチップ型LCフィルタ。

【請求項2】 積層体(40)はその最上層にシート表面に導体の形成されない第3誘電体シート(30)が積層して一体化された請求項1記載のチップ型LCフィルタ。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、信号線路における高周波ノイズを吸収するに適したチップ型LCフィルタに関する。更に詳しくはT型LCフィルタに関するものである。

【0002】

【従来の技術】 コンピュータ等のデジタル機器では、高周波のノイズが混入すると誤動作を生じ易く、しかも他の電子機器等に障害をもたらす恐れのある不要な電磁波を配線から放射する問題点がある。このため、信号線路には高周波ノイズを除去するノイズフィルタが用いられている。ノイズフィルタにはLCフィルタが用いられている。このLCフィルタの電子部品はそれぞれ信号線路毎に設けられ、コンデンサ素子とインダクタ素子とを組合わせたLCフィルタが使用されている。

2

【0003】 コンデンサ素子とインダクタ素子とを組合わせたLCフィルタとしては、図8に示すような三端子型のコンデンサ5が使用されている。この三端子型のコンデンサ5は、ディスク状の誘電体6の両面に電極1（反対側は図示せず）が形成され、両電極の間にキャパシタンスが形成されるようになっている。電極1はU字状のリード線2に電氣的に接続され、更にフェライトビーズ4を介して外部電極と接続される。また、図示しない電極には接地用のリード線3が接続される。この三端子型のコンデンサ5の等価回路は図9のように表わされる。また、これ以外にチップコンデンサ等のチップ部品とインダクタ素子とを組合わせて作られるLCフィルタがある。

【0004】

【発明が解決しようとする課題】 三端子型のコンデンサのような従来のLCフィルタは、リード線やフェライトビーズが誘電体から突出するため、基板に高密度に実装しにくく、結果として機器を小型化することができない。このため、表面実装技術に対応でき、かつ広い部品スペースを必要としないLCフィルタの開発が望まれていた。また、二端子チップ部品とインダクタ素子とを組合わせて作られるLCフィルタでは、信号周波数の高速化に伴いチップコンデンサの接地側の残留インダクタンスにより共振し、高周波ノイズを除去することができない問題点があった。

【0005】 本発明の目的は、高周波ノイズを除去することができ、かつ基板に表面実装するとき広い部品スペースを必要としないチップ型LCフィルタを提供することにある。本発明の別の目的は、高速の信号周波数下においても、高周波ノイズを除去することができるチップ型LCフィルタを提供することにある。

【0006】

【課題を解決するための手段】 上記目的を達成するための本発明の構成を図1～図4に基づいて説明する。なお、図1及び図3は説明を容易にするためにセラミックシート部分を厚さ方向に拡大して示している。本発明のLCフィルタは、方形状の第1誘電体シート10とこのシート10と同形同大の第2誘電体シート20とを積層して一体化された積層体40を含む。第1誘電体シート10は、一対の辺に電氣的にそれぞれ接続され一対の辺とは別の一対の辺に電氣的にそれぞれ絶縁される間隔13, 14を有する蛇行状に形成された第1及び第2蛇行導体11, 12と、第1及び第2蛇行導体11, 12の間に配置されこの第1及び第2蛇行導体に電氣的にそれぞれ接続されかつ別の一対の辺とは電氣的にそれぞれ絶縁される間隔13, 14を有する内部導体15とをシート表面にそれぞれ備える。また、第2誘電体シート20は、第1誘電体シート10の第1及び第2蛇行導体11, 12が電氣的に接続される一対の辺に対応する一対の辺に電氣的にそれぞれ絶縁される間隔23, 24を有

3

しかつ別の一对の辺とは電気的にそれぞれ接続される接地導体25をシート表面に備える。また、第1誘電体シート10の第1及び第2蛇行導体11、12は、高周波ノイズに対しインダクタンス成分となるように構成され、また第2誘電体シート20を介して内部導体15と接地導体25との間でキャパシタンスを形成するように構成される。更に、積層体40の側面に露出した第1及び第2蛇行導体11、12にそれぞれ接続する第1及び第2信号用電極51、52がこの側面に形成され、積層体40の別の側面に露出した接地導体25にそれぞれ接続する接地用電極53、54がこの側面に形成される。なお、本発明のチップ型LCフィルタの等価回路は図7のように表わすことができる。

【0007】

【作用】第1誘電体シート10と第2誘電体シート20との間の第1及び第2蛇行導体11、12は高周波信号が流れると、インダクタとして機能する。これは第1及び第2蛇行導体11、12が蛇行しているため導体としての距離が長いことによる。第2誘電体シート20を介して第1誘電体シート10上の内部導体15と第2誘電体シート20上の接地導体25との間でキャパシタンスが形成されるため、通電状態にある内部導体15と接地導体25との間に電位差が生じ、コンデンサとして機能し高周波ノイズは吸収される。

【0008】

【実施例】次に本発明の実施例を説明する。本発明はこの実施例に限られるものではない。実施例のチップ型LCフィルタを図1〜図4に基づいて説明する。まず、誘電体グリーンシートを3枚用意した。この誘電体グリーンシートはポリエステルベースシートの上面に例えばチタン酸バリウム系のJIS-R特性を有する誘電体スラリーをドクターブレード法によりコーティングした後、乾燥して形成される。それぞれ1枚ずつを第1セラミックグリーンシート、第2セラミックグリーンシート、及び第3セラミックグリーンシートとした。

【0009】次いで第1セラミックグリーンシートと第2セラミックグリーンシートの各表面にそれぞれ別々のパターンでPdを主成分とする導電性ペーストをスクリーン印刷し、80℃で4分間乾燥した。即ち、図2に示すように第1セラミックグリーンシート10には、一对の辺に電気的にそれぞれ接続され一对の辺とは別の一对の辺に電気的にそれぞれ絶縁される間隔13、14を有する蛇行状に形成された第1及び第2蛇行導体11、12と、第1及び第2蛇行導体11、12の間に配置されこの第1及び第2蛇行導体に電気的にそれぞれ接続されかつ別の一对の辺とは電気的にそれぞれ絶縁される間隔13、14を有する内部導体15とが印刷形成される。また、第2セラミックグリーンシート20には、第1誘電体シート10の第1及び第2蛇行導体11、12が電気的に接続される一对の辺に対応する一对の辺に電気的

4

にそれぞれ絶縁される間隔23、24を有しかつ別の一对の辺とは電気的にそれぞれ接続される接地導体25が印刷形成される。

【0010】スクリーン印刷した第1及び第2セラミックグリーンシート10、20の2枚のシートをこの順に積層し、更に最上層には導電性ペーストを全く印刷していない第3セラミックグリーンシート30を重ね合わせた。図3に示される積層体40を熱圧着して一体化した後、1300℃で約1時間焼成して焼結体を得た。図3に示すようにこの焼結体をパレル研磨して焼結体の両側面に第1蛇行導体11、第2蛇行導体12（図3では図示せず）、及び接地導体25を露出させた。

【0011】次に図4に示すように焼結体の両側面の蛇行導体11、12及び接地導体25が露出した部分にAgを主成分とする導電性ペーストをそれぞれ塗布し、焼付けてそれぞれ信号用電極51、52及び接地用電極53、54を形成した。これにより第1蛇行導体11が第1信号用電極51に、第2蛇行導体12が第2信号用電極52に、及び接地導体23が第1及び第2接地用電極53、54にそれぞれ電気的に接続されたチップ型LCフィルタが得られた。なお、図5に示すように第1及び第2接地用電極を電気的に接続して一つの接地用電極55とする構造でもよい。

【0012】このチップ型LCフィルタの特性を調べるために、別途用意した導体配線基板にはんだを用いてこのチップ型LCフィルタを実装した。信号用電極51、52は信号線路にはんだ付けされる。また、接地用電極53、54は外部線路を介して接地される。

【0013】この状態で信号線路の一端から高周波信号を入力し、その他端で出力信号を測定し、挿入損失を求めた。その結果、周波数が高くなるに従って、急峻に挿入損失が大きくなり、図6に示すように本発明のチップ型LCフィルタは良好なフィルタ特性を有することが判った。

【0014】なお、実施例では、第1、第2セラミックグリーンシートをそれぞれ1枚ずつ積層したが、本発明の第1セラミックグリーンシートと第2セラミックグリーンシートの積層数はこれに限るものではない。この積層数を適宜増加させることにより、内部導体と接地導体で形成されるキャパシタンスと蛇行導体で形成されるインダクタンスが変化して挿入損失を変化させることができる。例えば第1セラミックグリーンシートと第2セラミックグリーンシートとの合計層数を奇数としたり、或いはインダクタンスとキャパシタンスの調整のために又は許容電流量の調整のために同一シートを連続して複数枚積層してもよい。また、蛇行導体の蛇行した各々の導体の幅又は曲率等の形状を変化させることにより、インダクタンスが変化して挿入損失を変化させることができる。また、内部導体の電極面の面積を変化させることにより、LCフィルタの共振等がなく、許容電流量を変化

5

ることができる。更に、最上層の第3誘電体シートが1枚の例を示したが、複数枚積層してもよい。また第2誘電体シート上に別の保護手段を設ける場合には、第3誘電体シートは特に積層しなくてもよい。

【0015】

【発明の効果】以上述べたように、本発明によれば、信号伝達のために用いられる第1誘電体シートの内部導体を挟んでインダクタンス成分を有する第1及び第2蛇行導体が配置され、この内部導体と接地導体との間でキャパシタンスが形成されているので、全体として中央部の

10

【図面の簡単な説明】

【図1】本発明実施例のチップ型LCフィルタの図4のA-A線断面図。

【図2】その積層体の積層前の斜視図。

【図3】その積層体を焼成した焼結体の斜視図。

【図4】その焼結体の周囲に外部電極を設けて作製されたチップ型LCフィルタの斜視図。

【図5】その焼結体の周囲に別の接地用外部電極を設け

6

て作製されたチップ型LCフィルタの斜視図。

【図6】LCフィルタの特性図

【図7】本発明のチップ型LCフィルタの等価回路図。

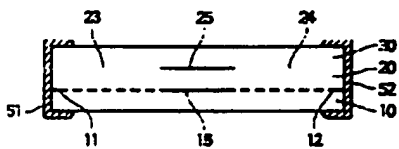
【図8】従来例のLCフィルタの構成図。

【図9】その等価回路図。

【符号の説明】

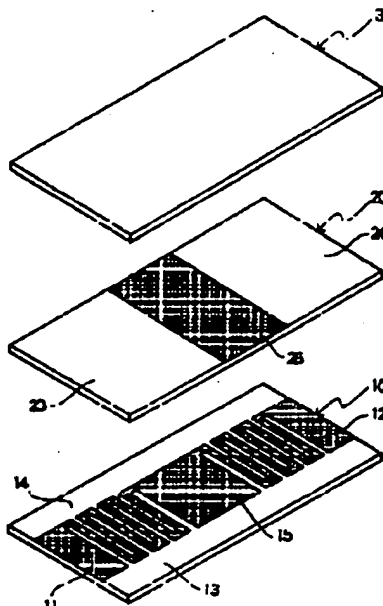
- 10 第1誘電体シート（第1セラミックグリーンシート）
- 11 第1蛇行導体
- 12 第2蛇行導体
- 13, 14 電気的に絶縁される間隔
- 15 内部導体
- 20 第2誘電体シート（第2セラミックグリーンシート）
- 23, 24 電気的に絶縁される間隔
- 25 接地導体
- 30 第3誘電体シート（第3セラミックグリーンシート）
- 40 積層体
- 51 第1信号用電極
- 52 第2信号用電極
- 53 第1接地用電極
- 54 第2接地用電極
- 55 接地用電極

【図1】

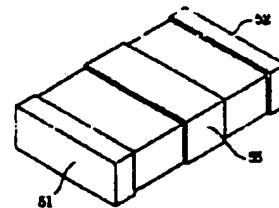


- 10 第1誘電体シート（第1セラミックグリーンシート）
- 11 第1蛇行導体
- 12 第2蛇行導体
- 15 内部導体
- 20 第2誘電体シート（第2セラミックグリーンシート）
- 23, 24 電気的に絶縁される間隔
- 25 接地導体
- 30 第3誘電体シート（第3セラミックグリーンシート）
- 51 第1信号用電極
- 52 第2信号用電極

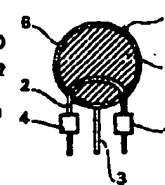
【図2】



【図5】



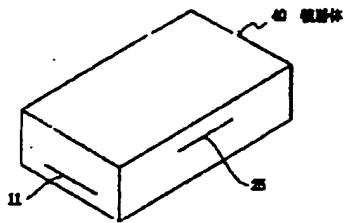
【図8】



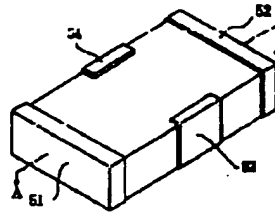
【図7】



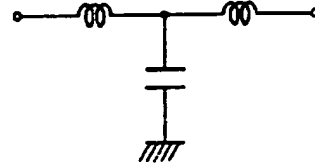
【図3】



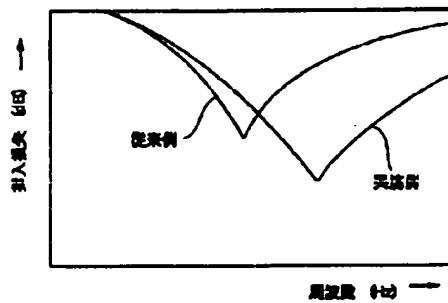
【図4】



【図9】



【図6】



フロントページの続き

(72)発明者 関 運雄  
新潟県南魚沼郡大和町浦佐972番地 三菱  
マテリアル株式会社セラミックス研究所浦  
佐分室内

(72)発明者 山田 淳樹  
新潟県南魚沼郡大和町浦佐972番地 三菱  
マテリアル株式会社セラミックス研究所浦  
佐分室内